

Estudo de um Ciclo Limite Resultante da Interação entre Estabilizadores de Sistemas de Potência e Controladores de Elos HVDC

Manuel L. Sosa-Ríos* Jonas R. Pesente**
Luís F. C. Alberto*** Rodrigo A. Ramos****

* ITAIPU Binacional, Universidade de São Paulo (EESC/USP)
(e-mail: sosar@itaipu.gov.py, msosar@usp.br)

** ITAIPU Binacional (e-mail: pesente@itaipu.gov.br)

*** Escola de Engenharia de São Carlos (EESC), Universidade de São Paulo (USP) (e-mail: lfcalberto@usp.br)

**** Escola de Engenharia de São Carlos (EESC), Universidade de São Paulo (USP) (e-mail: rodrigo.ramos@ieee.org)

Abstract: This paper presents a study of the appearance of stable limit cycles due to interactions between High Voltage Direct Current (HVDC) link controllers and power system stabilizer. The studied system is composed of a group of generating units interconnected to an infinite bus through a HVDC link, which correspond to a simplified version of the transmission system between Itaipu's 50 Hz sector and Brazil's national interconnected system. The main controllers involved in the limit cycle are the HVDC Rectifier Alfa Minimum Limiter (RAML) and the PSS of the set of generators. It is also shown that the limit cycle coexists with a stable equilibrium condition and that the system reaches a sustained oscillation condition after a large disturbance. This oscillation condition is undesirable and these studies show that a coordinated tuning of the RAML and the frequency stabilizer (STAB) parameters avoids the appearance of the limit cycle even in case of large disturbances.

Resumo: Este artigo apresenta um estudo de interações entre controladores de elos de corrente contínua (HVDC) e estabilizadores de sistemas de potência (PSS) que levam ao aparecimento de ciclos limites estáveis. O sistema estudado é composto por um grupo de unidades geradoras interligado a um barramento infinito através de um elo HVDC, estrutura similar a uma versão simplificada do sistema de transmissão entre o setor de 50 Hz de Itaipu e o sistema interligado nacional do Brasil. Os principais controladores envolvidos no ciclo limite são o limitador de Ângulo Mínimo de Disparo do Retificador (RAML) do HVDC e o PSS do grupo de geradores. Também é mostrado que o ciclo limite coexiste com uma condição de equilíbrio estável e que o sistema atinge uma condição de oscilação sustentada após uma grande perturbação. Esta condição de oscilação é indesejada e o trabalho mostra que um ajuste coordenado dos parâmetros do RAML e do estabilizador de frequência (STAB) evitam o surgimento do ciclo limite, ainda em caso de grandes perturbações.

Keywords: oscillations induced by switching controllers; limit cycles; coordinated tuning; stability of power systems; power system stabilizer (PSS); high voltage direct current (HVDC).

Palavras-chaves: oscilações induzidas por chaveamentos de controladores; ciclos limites; ajuste coordenado; estabilidade de sistemas de potência; estabilizador de sistema de potência (PSS); corrente contínua em alta tensão (HVDC).

1. INTRODUÇÃO

A ocorrência de ciclos limites em modelos dinâmicos de sistemas de potência foi reportada em vários artigos [Hiskens (2007); Reddy (2005); Bizzarri (2016); Baek (2009); Ranamuka (2016); Larsson (1998); Ji (1995)]. Comumente, esses ciclos limites aparecem como uma consequência de bifurcações de Hopf, que podem ser supercríticas ou subcríticas e podem resultar em ciclos limites estáveis ou instáveis, respectivamente [Watanabe (2004)]. Em uma bifurcação de Hopf, uma órbita fechada surge na vizinhança de um ponto de equilíbrio como uma consequência de variações

nos parâmetros do sistema. Nesse tipo de bifurcação, um par de autovalores complexos conjugados da matriz do modelo linearizado do sistema cruza o eixo imaginário do plano complexo, e esta condição é normalmente estudada utilizando ferramentas para análise de estabilidade frente a pequenas perturbações. Estas metodologias não permitem a representação não linear de controladores (por exemplo, limitadores). Na maioria destes estudos, o modelo do sistema de potência é simples e não são investigadas interações entre controladores. Porém, existem outros mecanismos que podem induzir a ocorrência de ciclos limites em sistemas de potência. Um destes mecanismos, que é

altamente não linear, é a indução de ciclos limites pela atuação de limitadores.

Em sistemas de potência reais existem diversos controladores e limitadores, que são utilizados para prevenir condições de operação inadmissíveis que podem danificar severamente diversos equipamentos em sistemas de potência. Limitadores de ângulos de carga em geradores síncronos e limitadores de saturação de sistemas de controle da excitação, como aqueles observados em Reguladores Automáticos de Tensão (RAT) ou em Estabilizadores de Sistemas de Potência (PSS, abreviação em inglês de *Power System Stabilizer*) [IEEE (2016)] são exemplos de limitadores em modelos de sistemas de potência. Outro equipamento, cujo uso vem crescendo em sistemas de potência é o elo de corrente contínua (HVDC, abreviação em inglês de *High Voltage Direct Current*), que inclui em sua estrutura de controle diversos limitadores dinâmicos, que objetivam manter a transmissão de energia elétrica dentro de valores preestabelecidos e preservar a integridade do equipamento em caso de perturbações no sistema AC ou DC.

Devido a necessidade de transferir energia de geradores distantes dos centros de carga, o retificador de sistemas de transmissão HVDC está frequentemente localizado próximo a centrais de geração, o que requer que os controladores da geração e do HVDC interatuem harmonicamente em condições normais de operação. Ainda que esses controladores sejam ajustados para interatuar harmonicamente contribuindo para o amortecimento de oscilações causadas por pequenas perturbações, interações detrimenais entre esses controladores e limitadores podem aparecer na ocorrência de grandes perturbações. Particularmente, neste trabalho, estuda-se o aparecimento de oscilações complexas não lineares, induzidas pela interação entre controladores de geradores síncronos e HVDCs e pela atuação de seus limitadores. Estes tipos de oscilações são consequência do aparecimento de ciclos limites induzidos estáveis [Hiskens (2007); Reddy (2005)].

De forma mais específica, este artigo analisa as interações não lineares do PSS de um grupo de geradores e do limitador dinâmico do ângulo mínimo do retificador (RAML, pelas siglas em inglês de *Rectifier Alpha Minimum Limiter*), normalmente observados em elos HVDC. Esta interação se observa logo após a ocorrência de grandes perturbações, como o desligamento de geradores. O RAML está inativo em condições normais de operação, porém, em caso de tensões AC transitoriamente baixas, ele se torna ativo para aumentar o ângulo mínimo de disparo das válvulas do retificador e consequentemente reduzir a potência transmitida no HVDC, com o objetivo de recuperar a tensão do sistema AC. A interação entre esses controladores resulta em oscilações sustentadas e não lineares. O RAML deve estar sempre presente na estrutura de controle de um HVDC, porque ele garante uma divisão equitativa da tensão de polarização em cada tiristor ao longo da válvula, minimizando o risco de que somente alguns tiristores sejam disparados, o que aplicaria ao restante dos tiristores a tensão total, que poderia danificá-los [Carvalho (2009)]. Adicionalmente, o PSS fornece um sinal estabilizante ao RAT com o objetivo de amortecer modos locais e interárea.

O artigo também mostra que este ciclo limite induzido pode coexistir com um ponto de operação estável, que

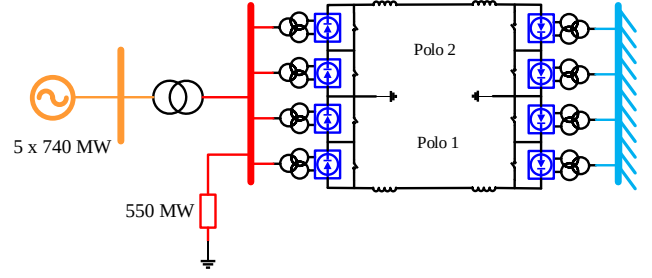


Figura 1. Sistema de potência teste.

pode ser alcançado reduzindo lentamente a geração de um gerador, mostrando que estes atratores estáveis podem coexistir neste tipo de sistema de potência. Além disso, o trabalho demonstra que um ajuste coordenado do RAML e do estabilizador de frequência (STAB) do HVDC permite eliminar o ciclo limite, ainda na ocorrência de grandes perturbações.

2. MODELAGEM DO SISTEMA DE POTÊNCIA

2.1 Modelo do Sistema Teste

Considere um sistema de potência modelado pelo seguinte conjunto de equações algébrico-diferenciais (1), onde x e y são os estados dinâmicos e algébricos, respectivamente, e f e g representam o campo vetorial.

$$\begin{aligned} \dot{x} &= f(x, y) \\ 0 &= g(x, y) \end{aligned} \quad (1)$$

Este modelo consegue capturar comportamentos não lineares, como aqueles observados no sistema de excitação de geradores síncronos e em elos HVDC, que são considerados no modelo do sistema de potência teste.

O sistema de potência estudado neste artigo é composto por um grupo de cinco geradores síncronos que entregam potência a um elo HVDC, formado por um bipolo, que transmite 3.150 MW a um barramento infinito, como mostrado na Figura 1. Este sistema de potência corresponde a uma versão simplificada do elo HVDC que interliga o setor de 50 Hz da usina de Itaipu ao sistema interligado brasileiro. Ainda que simplificado, este sistema teste representa aspectos práticos do sistema de potência real, tais como a estrutura de controle e os limitadores dinâmicos do HVDC. Uma carga de potência constante de 550 MW está conectada na barra do retificador do HVDC, com o objetivo de obter um despacho de 740 MW por gerador. A tensão inicial da barra de geração é 0,98 pu e do barramento infinito é 1,025 pu.

2.2 Modelo do HVDC

O elo HVDC foi representado por um bipolo. A estrutura de controle inclui o controle mestre, a nível de bipolo, e controladores de polo, nos terminais retificador e inversor, estabilizador de frequência, limitadores de corrente de curta duração e de tensão, normalmente presentes em elos HVDC práticos [Kimbark (1971)]. Porém, somente os principais controladores que mais influenciam no desempenho dinâmico do sistema teste serão apresentados neste artigo.

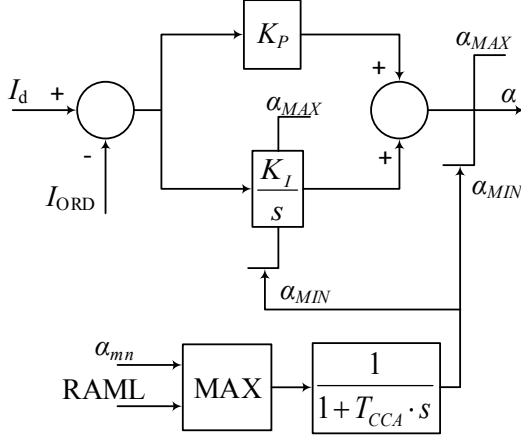


Figura 2. Diagrama de blocos do CCA.

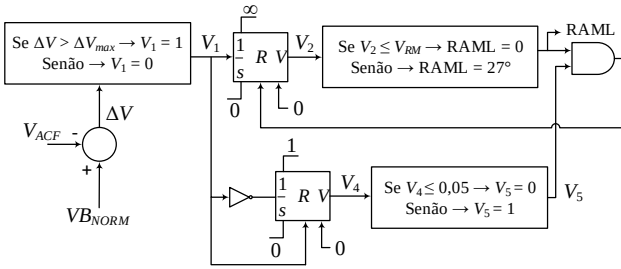


Figura 3. Diagrama de blocos do RAML.

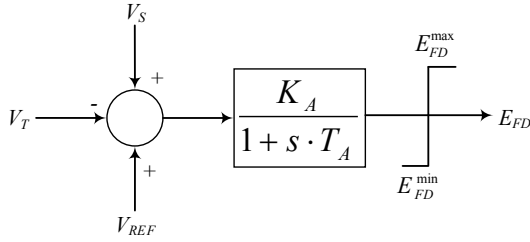


Figura 4. Diagrama de blocos do RAT.

Amplificador de Corrente de Controle. Conhecido pelas siglas CCA, que significa *Current Control Amplifier*, é um controlador proporcional integral, como mostrado na Figura 2, que busca minimizar a diferença entre a corrente DC transmitida e a ordem de corrente I_d e I_{ORD} , respectivamente. O RAML atua no CCA para controlar o ângulo mínimo de disparo α no terminal retificador.

Limitador do Ângulo Mínimo de Disparo do Retificador (RAML). Este controlador altera o limite mínimo do ângulo α no CCA, como uma função de baixas tensões AC, como visto na Figura 3. Esta alteração é realizada através da medição da diferença entre as tensões de referência V_{BNORM} e filtrada V_{ACF} (obtida com um filtro de 5 ms), sendo o controlador ativado quando a integral dessa diferença supera o valor V_{RM} .

2.3 Modelo do RAT

O RAT foi representado por um modelo simples, mostrado na Figura 4, composto por um ganho K_A e uma constante de tempo de atraso T_A .

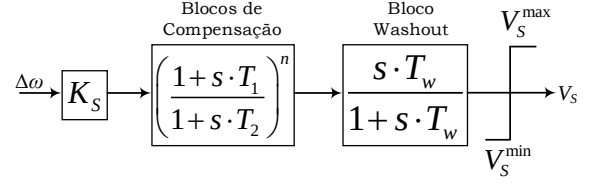


Figura 5. Diagrama de blocos do PSS.

2.4 Modelo do PSS

O PSS foi representado pelo modelo bem conhecido PSS1A [IEEE (2016)], composto por um ganho K_S , n blocos de compensação e um bloco *washout*, considerando o desvio de frequência $\Delta\omega$ como sinal de entrada, como mostrado na Figura 5. Este modelo foi escolhido por simplicidade, mas o fenômeno de oscilações também aparece com outros modelos de PSS.

3. RESULTADOS DE SIMULAÇÃO

Todas as simulações foram realizadas considerando como evento o *trip* de um gerador no instante $t = 1$ s. As simulações dinâmicas foram realizadas com o software ANATEM [Cepel (2019)], amplamente utilizado em estudos elétricos no Brasil.

A potência nominal considerada para cada polo do HVDC foi 1.566 MW, operando em 600 kV. O CCA foi ajustado para as simulações considerando: $K_P = 102$ pu/pu, $K_I = 2.500$ pu/pu, $T_{CCA} = 0,01$ s, $\alpha_{mn} = 5^\circ$, e $\alpha_{MAX} = 163^\circ$. No RAML foi utilizado $\Delta V_{max} = 0,11$ pu e $V_{RM} = 0,05$ pu, que significa que este controlador estabelecerá um novo valor do ângulo mínimo de disparo do retificador α_{MIN} no CCA igual a 27° em caso de baixas tensões que representem desvios maiores a 11 % com respeito a tensão de referência, levando a saída do integrador para um valor superior a 0,05 pu.

Os parâmetros do RAT foram ajustados em $K_A = 100$ pu/pu e $T_A = 0,05$ s. Os limites da tensão de campo E_{FD} foram considerados como $E_{FD}^{max} = 9,5625$ pu e $E_{FD}^{min} = -9,5625$ pu. Esses limites foram ajustados com base no AVR da usina de Itaipu 50 Hz. Os parâmetros do PSS utilizados nas simulações foram: $K_S = 10$ pu/pu, $T_1 = 0,3033$ s, $T_2 = 0,0888$ s, $T_w = 3$ s, $V_S^{max} = 0,143$ pu, $V_S^{min} = -0,143$ pu, e $n = 1$. Estes parâmetros foram obtidos pela técnica de posicionamento parcial de par de polos complexos conjugados [Guimarães (2000)].

O grupo de geradores síncronos foi representado pelo modelo de gerador de polos salientes, cujos parâmetros foram obtidos considerando 823,6 MVA, 18 kV e 50 Hz como valores nominais. Esses parâmetros são: $X_d = 94,5$ %, $X_q = 69,3$ %, $X'_d = 32,9$ %, $X''_d = 25,8$ %, $X_l = 13,01$ %, $T'_d = 9,3$ s, $T''_d = 0,18$ s, $T'''_d = 0,36$ s e $H = 5,07$ s.

Os resultados obtidos são mostrados na Figura 6. Inicialmente, o evento causa uma redução de tensão no terminal do retificador. O evento também causa uma alteração do ângulo α do retificador de 15° para 5° , estabelecido pelo limitador mínimo do CCA. Porém, como a tensão do retificador está diminuindo, o RAML é ativado, estabelecendo o valor de 27° como novo limite mínimo α_{MIN} no CCA. Esta alteração aumenta o ângulo α , causando uma redução

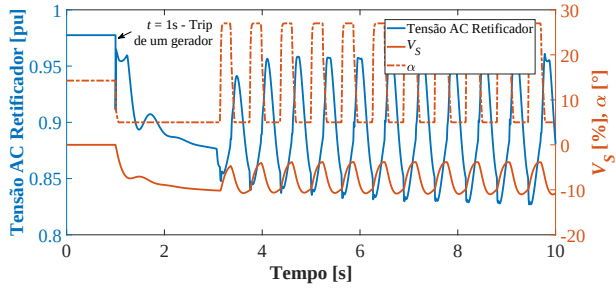


Figura 6. Variações da tensão e do ângulo α do retificador e sinal de controle do PSS.

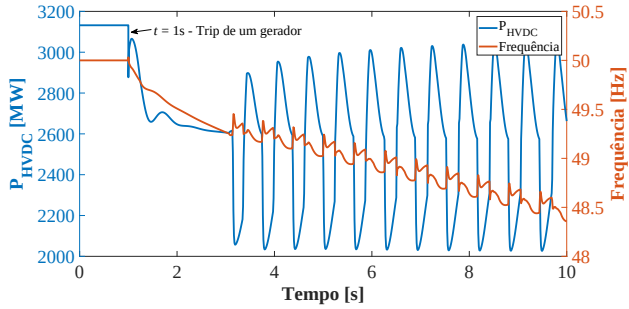


Figura 7. Variações do fluxo de potência no HVDC e da frequência do sistema.

do fluxo de potência do HVDC, como mostrado na Figura 7, com a consequente recuperação transitória da tensão do retificador, desativando o RAML. Com essa desativação, o ângulo α é reduzido em degrau para 5° novamente, causando um aumento no fluxo de potência do HVDC e uma redução transitória da tensão, que ativa o RAML mais uma vez. Este ciclo é repetido até o final da simulação. A Figura 7 também mostra o colapso de frequência e as oscilações de tensão, causadas pelo desequilíbrio da relação geração/carga e pelas interações entre controladores. A condição pós-perturbação, isto é, com um gerador a menos no sistema teste, também foi analisada sob a ótica de pequenas perturbações. Foram calculados todos os modos de oscilação, onde o mínimo amortecimento foi de 37,4 %.

A Figura 8 mostra o retrato de fase das variáveis α (ângulo do retificador) e V_S (sinal de controle do PSS). Na condição inicial, indicado pelo quadrado vermelho na figura, $\alpha = 15^\circ$ e $V_S = 0$ %. Após a perturbação, o ângulo é limitado pelo próprio limitador do CCA em 5° . Porém, quando o RAML é ativado, este valor mínimo é alterado para 27° , que representa outro limite para o ângulo α na figura. O sinal do PSS V_S varia de cerca de -4 % para aproximadamente -10 %, dentro de seus valores limites, que foram ajustados em ± 14.3 %. Já a Figura 9 mostra o plano de fase entre a potência transmitida pelo HVDC P_{HVDC} e o ângulo α no retificador, onde se observa a variação de P_{HVDC} entre 3.000 MW e 2.000 MW e α entre os valores impostos pelos limitadores. Estes retratos de fase mostram um ciclo limite induzido estável.

3.1 Interações entre Controladores

Para provar que as oscilações aparecem como uma consequência da interação entre os controladores, foram simulados desligamentos dos controladores PSS1A e RAML, como mostrado nas Figuras 10 e 11 para o desligamento

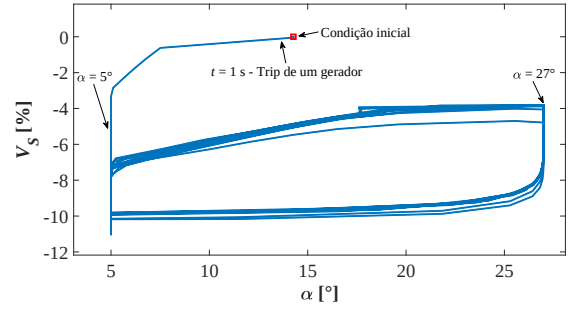


Figura 8. Retrato de fase das variáveis V_S e α .

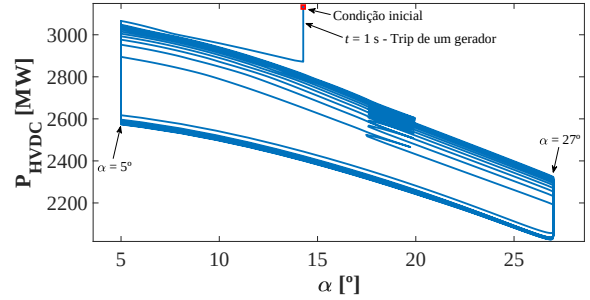


Figura 9. Retrato de fase das variáveis P_{HVDC} e α .

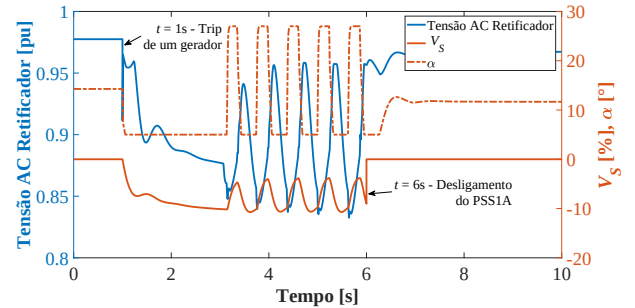


Figura 10. Variações da tensão e do ângulo α do retificador, considerando o desligamento do PSS1A.

do PSS1A, e nas Figuras 12 e 13 para o desligamento do RAML. Em ambos os casos, as oscilações não lineares foram extinguidas logo após os desligamentos, demonstrando que elas são consequências da interação entre o PSS1A e o RAML. Desafortunadamente, o desligamento do PSS não é recomendado quando há a intenção de interligar o sistema AC para outro sistema. Adicionalmente, o desligamento do RAML também não é uma alternativa para estabilizar o sistema de potência, pois este controlador garante uma divisão equitativa da tensão de polarização em cada tiristor ao longo da válvula, preservando a integridade do equipamento [Carvalho (2009)]. Assim, estudar uma alternativa para resolver esta questão é uma tarefa necessária.

3.2 Existência de Equilíbrio Estável

Nesta seção é demonstrado que um ponto de operação estável coexiste com o ciclo limite induzido estável, resultante da interação entre o PSS1A e o RAML. A condição oscilante é alcançada após uma grande perturbação e não devido a perda de estabilidade de um ponto de equilíbrio estável. Em outras palavras, a grande perturbação move a trajetória do sistema para dentro da região de estabilidade

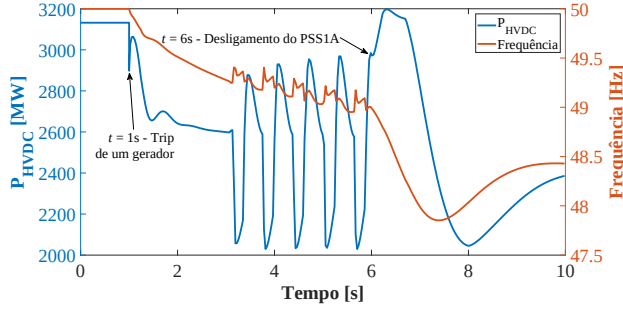


Figura 11. Variações do fluxo de potência do HVDC e da frequência, considerando o desligamento do PSS1A.

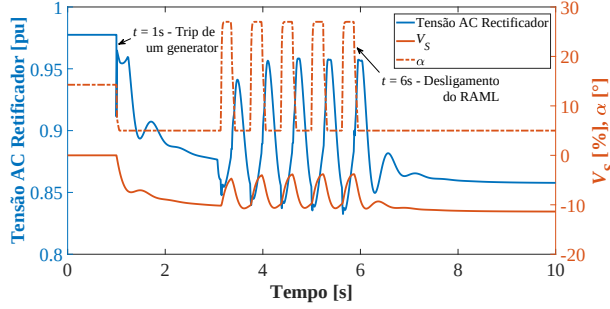


Figura 12. Variações da tensão e do ângulo α do retificador, considerando o desligamento do RAML.

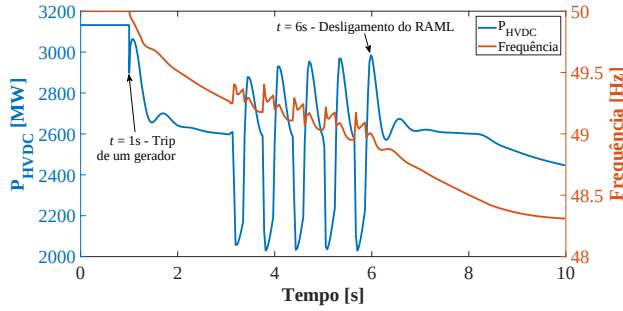


Figura 13. Variações do fluxo de potência do HVDC e da frequência, considerando o desligamento do RAML.

do ciclo limite induzido por controladores. Para demonstrar esta coexistência, um regulador de velocidade (RV) foi adicionado como controle de um gerador, com o objetivo de reduzir sua geração lentamente até zero, permitindo seu desligamento de forma suave. O diagrama de blocos do RV é mostrado na Figura 14, onde os parâmetros são: $R = 6\%$, $T = 10$ s, $L_{max} = 1$ pu, $L_{min} = 0,01631$ pu, $T_1 = 0$ s, $T_2 = 0,0159$ s e $D_{TURB} = 0,5$ pu/pu. Considerando este modelo, foi simulada a redução em rampa da potência de um gerador (P_{IG}), com o objetivo de obter a mesma condição operativa resultante após o *trip* de um gerador, que resultou em uma redução similar na transmissão do elo HVDC (P_{HVDC}), como mostrado na Figura 15.

Na Figura 16, pode ser percebida a redução de potência e frequência imposta pelo RV e pelo STAB do HVDC. O STAB busca controlar a frequência do sistema AC em um valor preestabelecido, que foi ajustado em 48,5 Hz na banda-morta, através da redução da potência transmitida pelo HVDC. Os demais parâmetros do STAB são: $K_1 = 32$ pu/pu, $K_2 = 5.400$ pu/pu, $T_1 = 1$ s, $T_2 = 5$ s, $T = 0.1$ s, $S_{MAX} = 200$ MW e $S_{MIN} = -2.000$ MW. O diagrama de

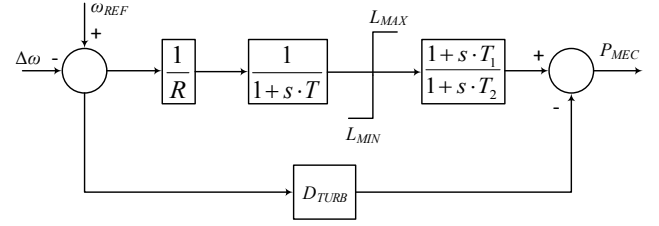


Figura 14. Diagrama de blocos do regulador de velocidade.

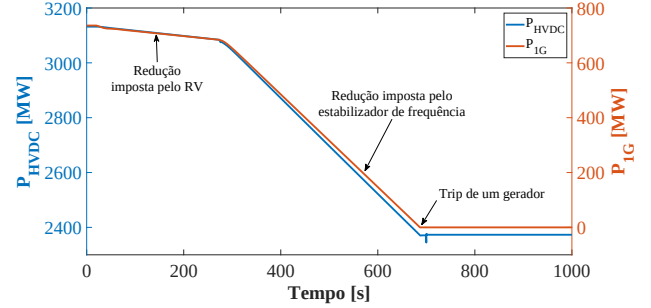


Figura 15. Reduções de potência no HVDC e no gerador.

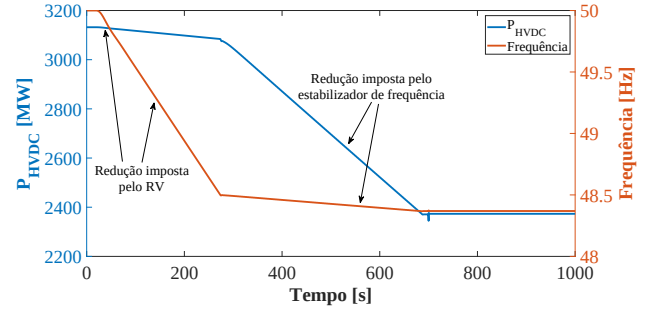


Figura 16. Reduções de potência no HVDC e de frequência resultantes do desligamento “lento” de um gerador.

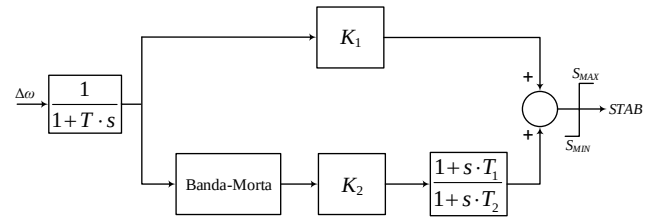


Figura 17. Diagrama de blocos do STAB.

blocos do STAB é mostrado na Figura 17, onde seu sinal de saída $STAB$, multiplicado pela potência base do HVDC, fornece o valor da potência a ser reduzida, em cada polo, com o objetivo de controlar a frequência do sistema AC.

Comparando as Figuras 11 e 13 com a Figura 16, pode ser percebido que a potência do HVDC e a frequência AC tendem a se estabilizar próximos a 2.400 MW e 48,5 Hz, respectivamente. Porém, nas primeiras duas figuras, o ponto de operação do sistema de potência passa através de um ciclo limite, induzido pela interação entre o PSS1A e o RAML, como mostrado nas Figuras 10 a 13. Porém, na Figura 16 o ponto de operação do sistema se estabiliza lentamente para aproximadamente a mesma condição, demonstrando que o ciclo limite estável induzido coexiste com a condição de operação estável.

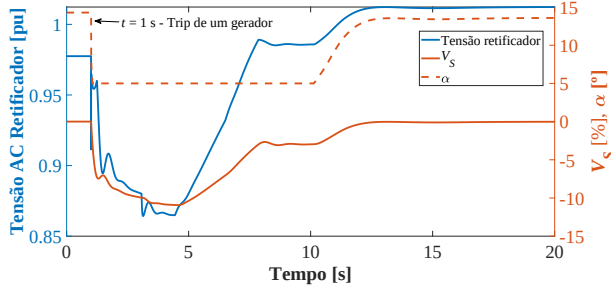


Figura 18. Variações da tensão e do ângulo α do retificador e V_S , com controles coordenados.

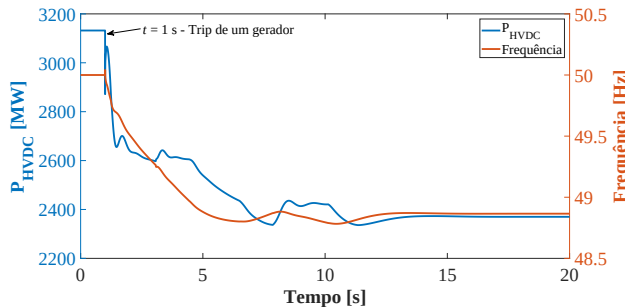


Figura 19. Variações da potência no HVDC e de frequência, com controles coordenados.

3.3 Eliminação do Ciclo Limite

Uma possível solução para eliminar o ciclo limite seria a coordenação entre os controladores STAB e RAML. Essa coordenação foi realizada ajustando-se a banda-morta do STAB em 49 Hz, de forma que quando houver valores de frequência inferiores a 49 Hz, o STAB executará uma rampa de redução no HVDC para controlar a frequência nesse valor. Outra alteração realizada consistiu em ajustar o parâmetro V_{RM} do RAML em 1,025 pu. As variações de tensão, α e V_S são mostradas na Figura 18, onde se observa a recuperação da tensão logo após o *trip* de um gerador. Essa recuperação se deve à redução de potência no HVDC, executada pelo STAB, que é mostrada na Figura 19, onde também se percebe que a frequência é controlada próxima a 49 Hz. Ambas as figuras mostram que não há comportamento oscilatório, sendo eliminado o ciclo limite.

4. CONCLUSÕES

O artigo mostrou que ciclos limites podem ser induzidos pela interação entre controladores de geradores síncronos e de HVDCs, quando eles estão eletricamente próximos, em caso de grandes perturbações, tais como *trips* de geradores. Estes controladores são o PSS, especificamente o PSS1A e o RAML. O desligamento do PSS1A extinguiu as oscilações. O desligamento do RAML também permitiu a eliminação das oscilações não lineares, mostrando que esse ciclo limite é causado pela interação entre esses controladores. Após o *trip* de uma unidade geradora e o desligamento do PSS1A ou do RAML, a condição operativa do sistema tende a se estabilizar próximo a 2.400 MW e 48,5 Hz. Foi mostrado que reduzindo lentamente a potência de um gerador, a condição operativa do sistema se estabiliza também próxima a esses valores, sem oscilações não lineares que caracterizam o ciclo limite. O trabalho também

mostrou que um ajuste coordenado entre o STAB e o RAML, ambos controladores do HVDC, permite eliminar o ciclo limite, ainda na ocorrência de grandes perturbações. O ajuste desses controladores buscou acelerar a redução de potência no HVDC, em caso de atuação do STAB, e atrasar a ativação do RAML, em caso de subtenções transitórias. Desta forma, o adiamento da atuação do STAB permitiu recuperar a tensão de forma mais rápida, impedindo a atuação do RAML, e consequentemente evitando a aparição do ciclo limite. O fato da existência ou não desse tipo de ciclo limite demonstra que dois atratores diferentes podem coexistir em sistemas de potência com essas características; o primeiro um ciclo limite estável induzido, e o segundo uma condição de equilíbrio estável.

REFERÊNCIAS

- I. Hiskens and P.B. Reddy. Switching-induced stable limit cycles. *Nonlinear Dynamics*, 50 (3) : 575–585, Nov. 2007.
- P.B. Reddy and I.A. Hiskens. Limit-induced stable limit cycles in power systems. *2005 IEEE Russia Power Tech, St. Petersburg*, pages 1–5, 1985.
- F. Bizzarri, A. Brambilla, and F. Milano. The Probe-Insertion Technique for the Detection of Limit Cycles in Power Systems. *IEEE Trans. on Circuits and Systems I: Regular Papers*, 63 (2) : 312–321, Feb. 2016.
- S. Baek, J. Park, and I.A. Hiskens. Optimal Tuning for Linear and Nonlinear Parameters of Power System Stabilizers in Hybrid System Modeling. *IEEE Trans. on Industry Applications*, 45 (1) : 87–97, Jan.-Feb. 2009.
- D. Ranamuka A.P. Agalgaonkar, K.M. Muttaqi, and M.J.E. Alam. Mitigating Tap Changer Limit Cycles in Modern Electricity Networks Embedded With Local Generation Units. *IEEE Trans. on Industry Applications*, 52 (1) : 455–465, Jan.-Feb. 2016.
- M. Larsson, D.H. Popović, and D.J. Hill. Limit cycles in power systems due to OLTC deadbands and load-voltage dynamics. *Electric Power Systems Research*, 47 (3) : 181–188, Nov. 1998.
- W. Ji and V. Venkatasubramanian. Dynamics of a minimal power system: invariant tori and quasi-periodic motions. *IEEE Trans. on Circuits and Systems I: Fundamental Theory and Applications*, 42 (12) : 981–1000, Dec. 1995.
- M. Watanabe, Y. Mitani, and K. Tsuji. A numerical method to evaluate power system global stability determined by limit cycle. *IEEE Trans. on Power Systems*, 19 (4) : 1925–1934, Nov. 2004.
- C.H.C. Guimarães *et al.* Projeto de Estabilizadores de Sistemas de Potência por Posicionamento Parcial de Par de Polos Complexos Conjugados. *XIII Congresso Brasileiro de Automática - CBA*, Set. 2000.
- Institute of Electric and Electronic Engineers. IEEE Recommended Practice for Excitation System Models for Power System Stability Stud. *IEEE Std 421.5-2016 (Rev. of IEEE Std 421.5-2005)*, 1–207, 26 Aug. 2016.
- A.R. Carvalho *et al.* Princípios de Controle Aplicados a Elos HVDC. *XI Simpósio de Especialistas em Planejamento da Operação e Expansão Elétrica - SEPOPE*, Mar. 2009.
- E.W. Kimbark. *Direct Current Transmission*. Wiley-Blackwell, Portland, 1971.
- Centro de Pesquisas de Energia Elétrica (Cepel). Análise de transitórios eletromecânicos - manual do usuário. Abr. 2019.