

Simulação no software Typhoon HIL para equipamentos de eletrônica de potência compostos por múltiplos conversores^{*}

Victor S. Monteiro^{*} Mateus C. Costa^{**} Bruno W. França^{***}

^{*} Programa de Pós Graduação em Engenharia Elétrica e de Telecomunicações, Universidade Federal Fluminense, RJ, (e-mail: victor_monteiro@id.uff.br).

^{**} Programa de Pós Graduação em Engenharia Elétrica e de Telecomunicações, Universidade Federal Fluminense, RJ, (e-mail: mateuscaruso@id.uff.br)

^{***} Programa de Pós Graduação em Engenharia Elétrica e de Telecomunicações, Universidade Federal Fluminense, RJ, (e-mail: bufranca@id.uff.br)

Abstract: Real-time simulation programs and hardware-in-the-loop (HIL) systems have been increasingly used in electrical engineering, each one with its own peculiarities. The company Typhoon HIL Inc. has software and hardware for HIL simulations. The complexity of the network, for example when there are multiple power converters, influences the modelling. Hardware model also impacts the circuit configuration. Therefore, depending on the complexity, it is necessary for the user to partition the circuit. Furthermore, the division into subcircuits tends to cause conflicts between elements, demanding the configuration of snubbers. In this context, the present work aims to present a modeling in the Typhoon HIL software, using as an example a network containing a Unified Power Quality Conditioner (UPQC), demonstrating a methodology for the correct functioning of the circuit and as a preparation for its use on a HIL system. In addition, an evaluation of the interference of the configured snubbers is performed.

Resumo: Os programas de simulação em tempo real e os sistemas *hardware-in-the-loop* (HIL) vêm sendo cada vez mais utilizados na engenharia elétrica, cada um com suas peculiaridades. A empresa Typhoon HIL Inc. possui software e hardware para simulações em HIL. A complexidade da rede, por exemplo quando há múltiplos conversores de potência, influencia na modelagem. O modelo do hardware também impacta na configuração do circuito. Sendo assim, dependendo da complexidade, é necessário que o usuário particione o circuito. Além disso, a divisão em subcircuitos tende a acarretar conflitos entre elementos, demandando a configuração de *snubbers*. Neste contexto, o presente trabalho tem o objetivo de apresentar uma modelagem no software Typhoon HIL, utilizando como exemplo uma rede contendo um Condicionador Unificado de Qualidade de Energia (UPQC), demonstrando uma metodologia para o funcionamento correto do circuito e como preparação para o uso em um sistema HIL. Além disso, uma avaliação da interferência dos *snubbers* configurados é realizada.

Keywords: Real-time simulation; Typhoon HIL; Core Coupling; Snubber; Unified Power Quality Conditioner (UPQC)

Palavras-chaves: Simulação em tempo real; Typhoon HIL; Core Coupling; Snubber; Condicionador Unificado de Qualidade de Energia (UPQC)

1. INTRODUÇÃO

Com o avanço da tecnologia relacionada à geração distribuída, mais equipamentos baseados em eletrônica de potência vêm sendo utilizados na rede elétrica de distribuição. O aumento da presença de dispositivos não-lineares tende a causar diversos problemas relacionados a harmônicas. Assim, se torna necessário estudar soluções

para mitigar os distúrbios de qualidade de energia (Li et al., 2020). Alguns equipamentos, como os filtros ativos, já possuem aplicação em sistemas elétricos. Já outros, como os condicionadores de energia série-paralelo vêm sendo aprimorados para que possam ganhar espaço em escala comercial. Um desses exemplos é o Condicionador Unificado de Qualidade de Energia (UPQC), desenvolvido por Aredes et al. (1998) e Fujita and Akagi (1998).

Assim como os dispositivos eletrônicos, o avanço da computação no final do século passado fez com que crescesse o uso de simuladores, principalmente os que permitem a

^{*} O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001.

execução em tempo real (Li et al., 2020). Inicialmente desenvolvido para estudos na área aeroespacial e indústria automotiva, com o objetivo de reduzir custos e testar cenários que ofereciam riscos aos equipamentos e à vida humana, o sistema *hardware-in-the-loop* (HIL) tem sido bastante empregado por diversas áreas da engenharia elétrica. (Aleksandrov et al., 2019)

Um exemplo de sistema HIL é o da empresa Typhoon HIL (Inc., 2022a; Poon et al., 2010; Majstorovic et al., 2011), utilizado no presente trabalho. O software Typhoon HIL é um programa de simulação de sistemas elétricos, onde é possível, por exemplo, modelar uma rede de distribuição, com equipamentos de eletrônica de potência, controlados por complexos sistemas de controle. Sua simulação é em tempo real, e as variáveis do sistema podem ser observadas através de um painel supervisor modelado pelo usuário, onde também há como executar comandos. Além do software, a mesma empresa possui hardwares que, em conjunto com o software e microprocessadores formam o sistema HIL. Como todo programa de simulação de circuitos elétricos, esse software possui suas peculiaridades, que podem ser um obstáculo para usuários pouco experientes modelarem redes com um certo grau de complexidade, como é o caso de circuitos com múltiplos conversores de potência.

A empresa foi fundada há 14 anos e a quantidade de artigos publicados vem crescendo ao longo do tempo, como demonstra a Figura 1, de acordo com dados disponibilizados no site (Inc., 2022a). Somado a isso, dispositivos de eletrônica de potência com o objetivo de atuar na manutenção da qualidade de energia elétrica, como é o caso do UPQC, estão sendo cada vez mais estudados. Entretanto, os trabalhos que simulam esse equipamento costumam utilizar unidades de hardware criadas para trabalhar com o programa computacional PSCAD/EMTDC (França et al., 2011b), hardwares comerciais como o da empresa OPAL-RT Technologies (Ye et al., 2018; Patel et al., 2018), ou simulam em software e depois testam em um protótipo, sem a etapa de *hardware-in-the-loop* (Aredes and Fernandes, 2009b; Millnitz dos Santos et al., 2014; da Silva and Negrão, 2018).

Como ainda não há um artigo que faça uso do sistema da Typhoon HIL Inc. para estudar o UPQC, o presente trabalho visa explorar as características do software da empresa utilizando esse condicionador como exemplo para as análises. Outro ponto motivador é o fato de não terem sido encontrados artigos que fizessem uma análise detalhada do particionamento de circuitos no Typhoon HIL, necessário para a modelagem de redes com múltiplos conversores de potência no sistema da empresa.

Esse artigo está dividido da seguinte maneira: após a introdução, a Seção 2 fará uma breve apresentação do UPQC. Em seguida, na Seção 3, será feito um resumo dos detalhes relevantes do software Typhoon HIL para a modelagem de um circuito com múltiplos conversores. Na Seção 4, será feita a modelagem do UPQC através de uma metodologia proposta. Na Seção 5, uma análise a respeito da influência dos *snubbers* nos resultados da simulação será demonstrada. E por fim, na Seção 6, as conclusões do trabalho serão expostas.

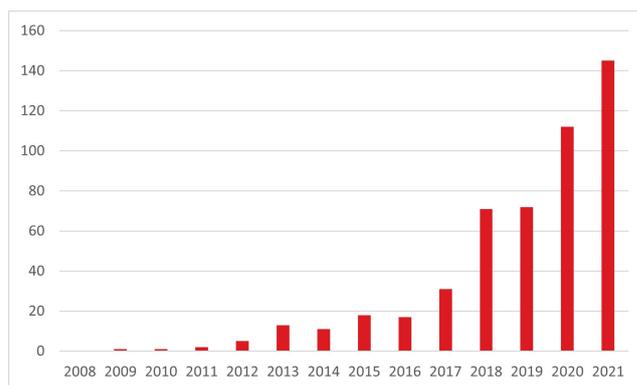


Figura 1. Publicações de artigos utilizando o software Typhoon HIL ao longo dos anos.

2. CONDICIONADOR UNIFICADO DE QUALIDADE DE ENERGIA

O UPQC é um equipamento com o objetivo de atuar na melhoria da qualidade de energia elétrica, cuja principal finalidade é mitigar distúrbios de corrente do ponto de conexão comum (PCC) da carga para a rede elétrica e evitar que alterações na tensão da fonte afetem as cargas do PCC. Outras compensações também são possíveis, mas fogem do escopo do estudo aqui apresentado. (Aredes et al., 1998; Fujita and Akagi, 1998; Aredes and Fernandes, 2009b,a; França and Aredes, 2011; França et al., 2015)

A configuração utilizada no presente trabalho é baseada no modelo dual do UPQC, desenvolvido em Aredes and Fernandes (2009a), também nomeado como UPQC de topologia invertida (iUPQC) por alguns documentos (Aredes and Fernandes, 2009a,b; França and Aredes, 2011; França et al., 2015). Esse condicionador é constituído de dois inversores de fonte de tensão (VSI) conectados entre si na configuração *back-to-back* com um elo de corrente contínua contendo um capacitor para fazer o balanceamento de energia das compensações realizadas pelo equipamento. Um dos conversores é conectado à rede elétrica em série, através de transformadores monofásicos, e o outro é conectado em paralelo. Filtros passivos para chaveamento encontram-se no lado de corrente alternada de cada inversor.

O controle é equivalente ao estudado em França et al. (2011a). São calculadas tensões e correntes de referência, utilizando técnicas como *phase-locked-loop* (PLL) com detecção de amplitude, Teoria da Potência Instantânea (Teoria PQ) (Akagi et al., 2017) e controlador proporcional-integral (PI). Posteriormente, os sinais de saída dos conversores são comparados com os sinais de referência, gerando uma onda moduladora para a modulação de largura de pulso (PWM) que controla os dispositivos VSI do UPQC. Esse controle faz com que o conversor série atue como uma fonte de corrente senoidal na frequência fundamental e o conversor *shunt* como uma fonte de tensão senoidal na frequência fundamental.

3. TYPHOON HIL

As principais características relevantes para as análises do presente estudo são relacionadas à modelagem dos circuitos e à compilação, que dependem do modelo do hardware

desejado para formar o sistema HIL e da interação entre elementos elétricos.

3.1 Características gerais

A modelagem do software Typhoon HIL é através de blocos que executam determinadas funções. O usuário pode criar novos blocos através dos já existentes. Diferente de outros programas, não há a necessidade de se usar o elemento terra (bloco *Ground*) para criar um ponto de referência no circuito modelado.

As simulações em *hardware-in-the-loop* têm seus cálculos realizados através de processadores do tipo *Field Programmable Gate Array* (FPGA), para os principais blocos de elementos elétricos e, para os demais blocos, o que inclui elementos de controle, através de processadores do tipo *Central Processing Unit* (CPU). Além de permitir ao usuário a simulação em HIL, também é possível simular somente no computador, de modo que seja feita uma preparação da execução em tempo real.

Para que o Typhoon HIL seja capaz de compilar e executar em tempo real o sistema modelado, sua complexidade deve ser levada em conta. Em outras palavras, quanto mais elementos o circuito tiver, maior será o esforço computacional. Os elementos mais relevantes são os modelados como chaves ideais, ou seja, os semicondutores dos conversores de potência e os contadores. No Typhoon HIL, a estratégia de compilação utilizada é o Espaço de Estados. Assim, um dos principais pontos que define a complexidade de uma rede é a quantidade de chaves (N_{chaves}), pois uma chave possui sempre dois estados possíveis (ligado e desligado). Cada elemento inserido no modelo aumenta a quantidade de modos (combinações dos estados possíveis de todos os elementos) de circuitos ($N_{circuitos}$) como uma potência de 2, elevando a quantidade de matrizes de estado, conforme (1). (Inc., 2022b)

$$N_{circuitos} = 2^{N_{chaves}} \quad (1)$$

Além disso, cada hardware possui suas características relacionadas à capacidade de representar o sistema físico modelado pelo usuário e executar em tempo real. Para cada modelo há um conjunto de configurações predefinidas, chamado de *Configuration id*, referente ao firmware do dispositivo. O modelo de hardware escolhido para as análises deste trabalho foi o HIL402, o mais simples da empresa, e suas características técnicas relevantes para o estudo estão presentes na Tabela 1. O peso de conversores é uma medida que indica a complexidade de um elemento de eletrônica de potência. No caso do inversor trifásico a IGBT o peso é igual a 3. A quantidade de subcircuitos é relacionada a quantidade de núcleos de processamento (SPC) reservados para a execução de um subcircuito.

Tabela 1. Limites das características de modelagem do HIL402 *Configuration id* 2.

Característica	Limite
Número de subcircuitos (SPC)	4
Canais PWM	12
Peso de conversores por SPC	3
Contadores ideais por SPC	6

3.2 Conflitos entre elementos

Ao criar um sistema no Typhoon HIL é necessário ter atenção à topologia e aos modos do circuito, pois podem apresentar conflitos entre elementos elétricos. O indutor, assim como um contator no estado aberto, pode ser interpretado como uma fonte de corrente, e o capacitor, assim como o contator no estado fechado, pode ser interpretado como uma fonte de tensão. Fontes de corrente em série e fontes de tensão em paralelo são numericamente complicadas de serem analisadas e simuladas. O recurso que o software tem para aliviar computacionalmente as simulações é degenerar um ou mais elementos, isto é, o que se comporta como fonte de corrente se torna um curto-circuito e o que se comporta como fonte de tensão se torna um circuito aberto (Inc., 2022b). Vale observar que alguns conjuntos de elementos contam como uma única chave. É o caso de contadores de múltiplos contatos e do conjunto IGBT com diodo antiparalelo de um inversor. Portanto, se houver no circuito um indutor em série com uma fonte de corrente, por exemplo, o software entenderá que o indutor é uma fonte menos relevante e o degenerará. No caso de uma fonte de corrente conectada em série com uma chave, quando essa chave estiver aberta, o software entenderá que essa situação não poderá ocorrer, então degenerará a chave. De forma análoga as situações ocorrem para fontes de tensão.

3.3 Particionamento de circuitos

O Typhoon HIL possui um bloco chamado *Core Coupling*, utilizado para fazer o particionamento de um circuito. Ele nada mais é do que um transformador ideal, com relação 1:1, sendo um lado (vermelho) simulado como uma fonte de corrente e o outro lado (verde) simulado como uma fonte de tensão, conforme mostrado na Figura 2. A fonte vermelha recebe o valor do amperímetro do lado verde, assim como a fonte verde recebe o valor do voltímetro do lado vermelho, ambas com atraso de 1 iteração, mas que dificilmente fará alguma diferença na simulação. Os *snubbers* RC e RL são opcionais.

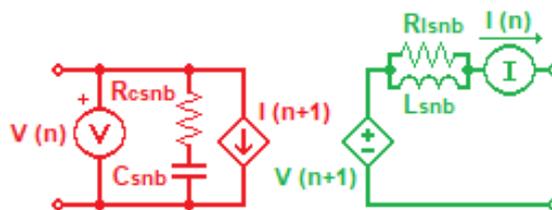


Figura 2. Representação do bloco *Core Coupling* de dois terminais (*Single Phase Core Coupling*).

O *Core Coupling* também pode ser de três, quatro e cinco terminais. Cada um desses blocos é uma junção de dois blocos de dois terminais (dois blocos *Single Phase Core Coupling*). Assim, por exemplo, o bloco de três terminais (*Three Phase Core Coupling*) possui duas fontes, dois medidores e dois conjuntos de *snubbers* de cada lado.

Esse tipo de bloco é uma estratégia para reduzir a complexidade do sistema modelado e melhorar o desempenho da compilação do software, distribuindo o processamento

em mais de um núcleo FPGA. Existem outros blocos que também têm a função de dividir um circuito, mas o principal deles, recomendado para aplicações com eletrônica de potência, é o apresentado na Figura 2. Um detalhe importante é que o software disponibiliza uma opção para que seja realizada uma análise de estabilidade desses blocos automaticamente, retornando ao usuário três situações possíveis: estável, quase instável, e instável.

3.4 Snubbers

Na inserção de um bloco *Core Coupling* é possível que se forme algum subcircuito com elementos em conflito topológico. Para contornar esse problema, é recomendado o uso de *snubbers*, com a seguinte regra: *snubber* RL em série com fonte de tensão e *snubber* RC em paralelo com fonte de corrente. Para facilitar, o próprio bloco possui a opção de adicioná-los automaticamente, configurados conforme exemplifica a Figura 2. Eles podem ser dinâmicos, ou fixos, dependendo se um conflito ocorre para apenas um modo do circuito ou para todos. (Inc., 2022b)

O manual do software (Inc., 2022b) indica um método de cálculo para os *snubbers* (2) (3) (4) (5), sendo o significado de cada variável indicado na Tabela 2.

$$C_{snb} = k \frac{1}{\omega} \frac{S}{\sqrt{3}V^2} \sqrt{1 + (\omega\tau)^2} \quad (2)$$

$$R_{csnb} = \frac{\tau}{C_{snb}} \quad (3)$$

$$L_{snb} = k \frac{1}{\omega} \frac{\sqrt{3}V^2}{S} \sqrt{1 + (\omega\tau)^2} \quad (4)$$

$$R_{lsnb} = \frac{L_{snb}}{\tau} \quad (5)$$

Tabela 2. Variáveis para cálculo dos *snubbers*.

Variável	Significado
S (VA)	Máxima potência que flui pelo <i>Core Coupling</i>
V (V_{rms})	Tensão entre terminais do <i>Core Coupling</i>
ω (rad/s)	Frequência angular da rede
k	Razão entre potência do <i>snubber</i> e potência S
C_{snb} (F)	Capacitância do <i>snubber</i> RC
L_{snb} (H)	Indutância do <i>snubber</i> RL
R_{csnb} (Ω)	Resistência do <i>snubber</i> RC
R_{lsnb} (Ω)	Resistência do <i>snubber</i> RC
τ (s)	Constante de tempo do <i>snubber</i>

Com relação ao valor de k , o documento aconselha que seja igual a 0,1, tendo em mente que o objetivo é que o *snubber* acrescente um valor bem baixo nas perdas do circuito. Já para o valor de τ , a sugestão é 10 μ s, mas com a recomendação de que seja um número bem maior do que o passo de simulação.

4. MODELAGEM DO UPQC

O circuito a ser modelado é baseado no sistema de estudo de Fernandes (2008) e Aredes and Fernandes (2009a), com algumas modificações nos valores dos elementos elétricos, e pode ser visto na Figura 3.

O manual (Inc., 2022b) indica uma metodologia a ser seguida com relação ao particionamento de circuitos, na qual o presente trabalho se baseou.

4.1 Necessidade de particionamento e simplificações

A rede modelada do UPQC possui 3 conversores de potência trifásicos. Como o peso máximo de conversores para a configuração de hardware utilizada é 3, conforme visto na Tabela 1, os dispositivos devem ser divididos em pelo menos 3 subcircuitos. Além disso, há 8 contatores. Entretanto, é possível simplificar os contatores que conectam os transformadores série. Retirando os dois que separam os transformadores e deixando apenas o de *bypass*, o circuito continua com o mesmo funcionamento, desde que o controlador ative o conversor série somente quando o *bypass* é desativado.

Outra simplificação possível é com relação aos blocos de aterramento, que podem ser retirados, dado que a rede estudada é trifásica a três fios e o Typhoon HIL não necessita da inserção de terra para criar referência no circuito.

A partir dessas considerações, o sistema modelado se torna equivalente ao da Figura 4.

4.2 Locais de particionamento

O próximo passo é definir onde serão inseridos blocos para dividir o circuito. É sugerido que o *Core Coupling* fique próximo a capacitores ou indutores, por possuírem menor dinâmica em relação a fontes e contatores. Na Figura 4 é possível ver alguns lugares plausíveis para o particionamento. Analisando as possibilidades dessa rede, percebe-se que há várias combinações de locais, como por exemplo B, D, H, J e M ou A, D, E, I e K.

A fim de separar os conversores e tentar equilibrar a quantidade de chaves em cada subcircuito, além de isolar a carga para um eventual estudo adicional com outras cargas, os locais escolhidos são os indicados pelas letras F, G, K e M. Essa configuração é vantajosa no sentido de utilizar 4 blocos de particionamento, em vez de mais.

4.3 Inserção de blocos *Core Coupling*

Para o elo de corrente contínua, no local indicado pela letra K, apenas um tipo de bloco faz sentido: o de dois terminais (*Single Phase Core Coupling*). Seguindo a sugestão de inserção do *Core Coupling* com o lado da fonte de corrente virada para o elemento de menor dinâmica de tensão, a posição correta fica então com o lado vermelho próximo ao capacitor e o lado verde voltado para o conversor série. É possível perceber que para a condição onde todas as chaves do conversor série estiverem fechadas, a fonte de tensão do bloco estará em curto-circuito. Entretanto, essa é uma situação que não ocorrerá em nenhum momento por causa do controle utilizado. Sendo assim, não há motivo para se preocupar com esse caso. Se ainda assim o usuário desejar que essa situação seja evitada, a inserção de uma pequena resistência em série entre o conversor e o *Core Coupling* já resolveria o problema.

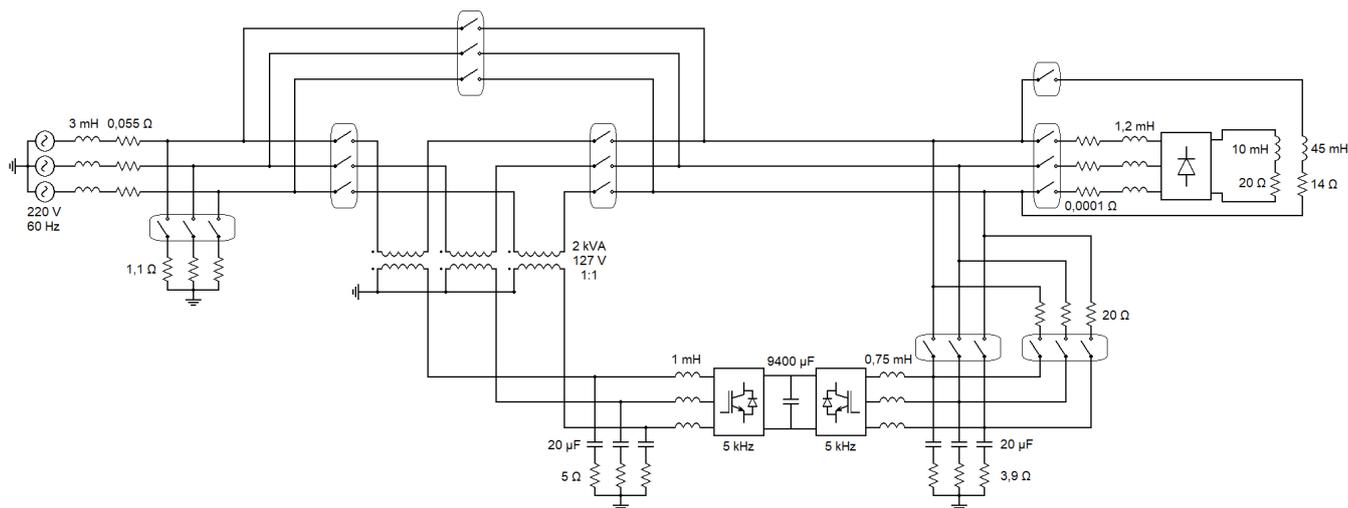


Figura 3. Exemplo de rede elétrica com UPQC dual.

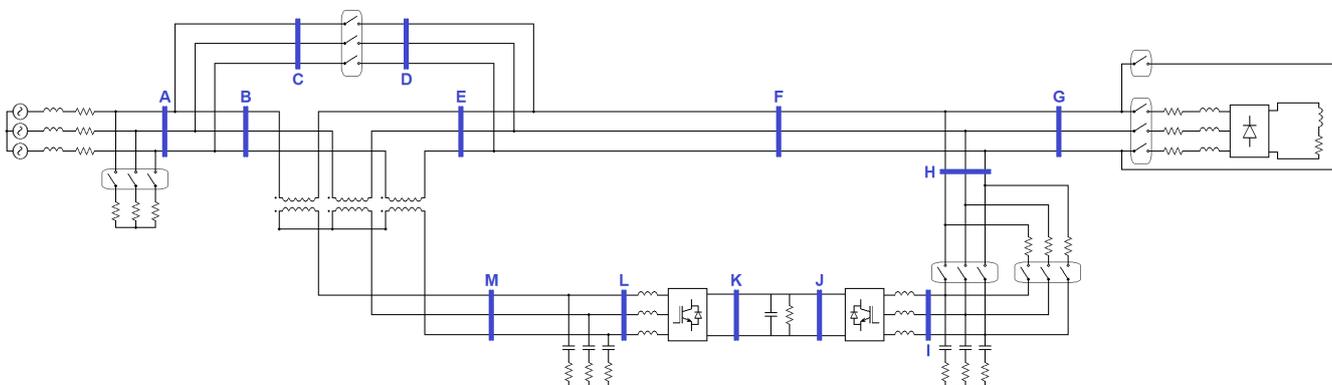


Figura 4. Simplificação da rede elétrica com UPQC dual e possíveis locais de particionamento.

Com relação aos outros locais de particionamento, o bloco apropriado é o de três terminais (*Three Phase Core Coupling*).

Separando o conversor série do restante da rede, na indicação da letra M na Figura 4, a posição que resulta na necessidade de *snubber* em apenas um lado do Core Coupling é com o lado da fonte de corrente voltado para o VSI e o outro para onde estão os transformadores. Nesse caso, no lado vermelho, os próprios ramos RC *shunt* do filtro passivo do conversor atuam de forma a não permitir um circuito aberto com as fontes de corrente. Já no lado verde haverá a necessidade de *snubbers* RL, pois o circuito equivalente do bloco do transformador possui uma fonte de tensão no secundário, resultando no conflito de fontes de tensão em paralelo.

O caso da carga é relativamente mais tranquilo de avaliar. Posicionando o Core Coupling de modo a ficar com o lado de fonte de tensão voltado para a carga, nenhum *snubber* é necessário, pois não há situação conflitante.

O último ponto a ser avaliado é o da posição F da Figura 4. De acordo com a localização dos demais blocos de particionamento, a melhor forma de colocar o quarto Core Coupling é com a fonte de corrente voltada para o lado da fonte de tensão do circuito. Essa situação requer *snubbers* RC.

Finalizando essa etapa, o sistema da Figura 4 fica dividido em 4 subcircuitos, o que é permitido pela configuração de hardware escolhida, conforme visto na Tabela 1. A Figura 5 ilustra a inclusão dos blocos *Core Coupling*, com os circuitos de *snubber*.

É possível verificar a complexidade de cada subcircuito e perceber que o esforço computacional fica mais aliviado com o particionamento realizado. Dois subcircuitos possuem 8 chaves, um possui 6 e outro 2, o que resulta em 256, 64 e 4 matrizes de estado, respectivamente, totalizando 580. Essa redução da quantidade de equações é significativa, visto que seriam 67.108.864 matrizes no sistema completo da Figura 3.

4.4 Configuração de *snubbers*

Para parametrizar os *snubbers*, é necessário utilizar os valores de potência e tensão no ponto onde o *Core Coupling* foi inserido, além da frequência fundamental. Para as variáveis restantes, uma boa escolha inicial de valores é utilizar a sugestão do manual do Typhoon HIL, sendo que o passo de simulação utilizado foi de $1,0 \mu s$.

Assim, os *snubbers* foram configurados com base nos mesmos valores, apresentados na Figura 3, ou seja, tensão de 220 V e frequência de 60 Hz. Como a potência demandada

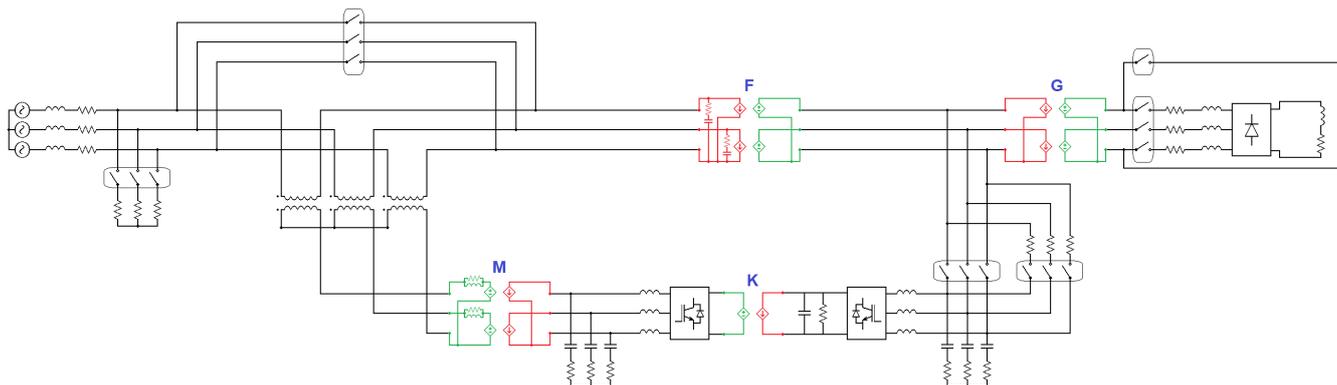


Figura 5. Rede elétrica com UPQC dual e blocos de particionamento inseridos.

pelas cargas pode chegar a aproximadamente 6 kVA, os conjuntos RC e RL calculados foram: $C_{snb} = 19.0 \mu F$; $R_{csnb} = 0,527 \Omega$; $L_{snb} = 3.71 mH$; $R_{lsnb} = 371 \Omega$.

4.5 Compilação e avaliação de estabilidade

Terminadas as inserções e configurações dos blocos *Core Coupling*, a etapa seguinte é selecionar a opção de análise de estabilidade e compilar o circuito para que a avaliação seja realizada automaticamente. No caso de sistemas funcionando próximo à instabilidade ou mesmo instáveis, se faz necessário reavaliar o procedimento adotado e tentar modificar posição, rotação e valores de resistências, capacitância e indutância dos blocos *Core Coupling*. Para o sistema em questão, todos os blocos apresentaram estabilidade, o que significa que o particionamento foi feito de forma correta.

4.6 Influência de snubbers

O último passo é avaliar a influência dos *snubbers* no circuito modelado. Essa avaliação será feita na próxima seção. O objetivo é que essa interferência seja mínima, de modo que não atrapalhe os estudos a serem realizados.

5. ANÁLISE DE RESULTADOS

Para uma análise inicial, foi modelado um circuito semelhante ao já apresentado, porém sem o UPQC, ou seja, somente fonte e carga, sem necessidade de *Core Coupling*, logo, sem *snubbers*. O objetivo foi de comparar tensões e correntes quando somente há a carga não-linear conectada. Ao comparar os sinais apresentados na Figura 6 com os da Figura 7, é possível verificar uma notável diferença nas formas de onda de tensão e corrente. Ou seja, os *snubbers* causam distorções harmônicas ao interagirem com a rede. Com isso, um parâmetro interessante para analisar essa influência é a taxa de distorção harmônica (THD), comparada na Tabela 3.

Tabela 3. Avaliação inicial das taxas de distorção harmônica.

Gradeza	Sem Core Coupling	Com Core Coupling
Tensão da fonte	THD = 12,37 %	THD = 21,24 %
Tensão da carga	THD = 12,37 %	THD = 21,24 %
Corrente da fonte	THD = 20,42 %	THD = 29,73 %
Corrente da carga	THD = 20,42 %	THD = 20,22 %

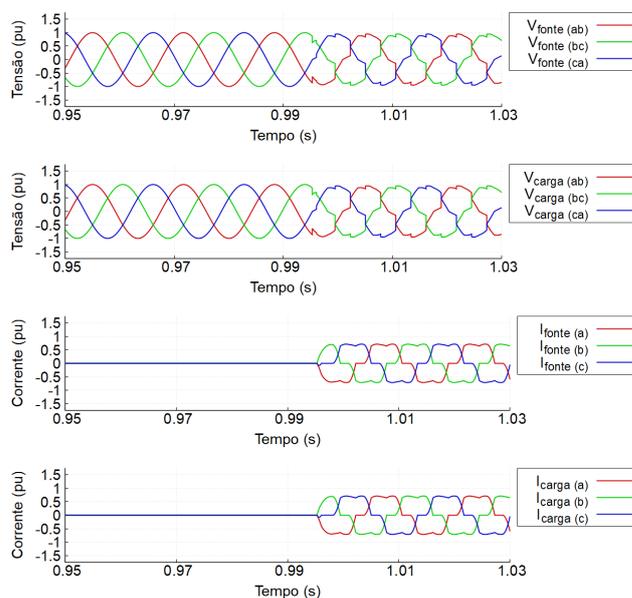


Figura 6. Formas de onda sem *Core Coupling*.

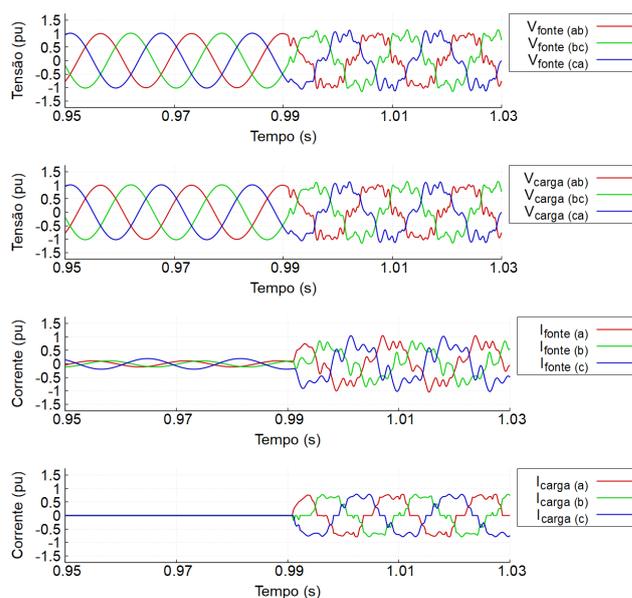


Figura 7. Formas de onda com *Core Coupling*.

Para tentar minimizar essa influência, um dos ajustes que pode ser feito é reduzir o valor da constante k das equações, ou seja, reduzir a relação da potência dos *snubbers* com a potência do circuito. Outra modificação que pode ser aplicada é alterar o valor da constante de tempo τ . Foram realizadas análises com a carga não-linear conectada à rede, sem a atuação do UPQC, a fim de avaliar as alterações dos valores de THD para as tensões e correntes. A Tabela 4 apresenta as taxas de distorção harmônica para alguns dos valores testados de k e τ . Vale observar que, dependendo do circuito, ainda é válido configurar os *snubbers* com base em potências e tensões diferentes, se essas grandezas forem diferentes nos locais onde os blocos *Core Coupling* foram inseridos.

Tabela 4. Avaliação do THD para rede com carga não-linear.

k_{snb}	τ_{snb}	V_{fonte}	V_{carga}	I_{fonte}	I_{carga}
0,10	10 μs	21,24 %	21,24 %	29,73 %	20,22 %
0,05	10 μs	21,19 %	21,19 %	29,95 %	21,20 %
0,02	10 μs	16,93 %	16,92 %	22,10 %	19,35 %
0,10	12 μs	20,93 %	20,93 %	29,60 %	20,16 %
0,05	12 μs	20,74 %	20,74 %	29,70 %	21,16 %
0,02	12 μs	16,52 %	16,51 %	22,05 %	19,37 %
0,10	14 μs	20,65 %	20,65 %	29,49 %	20,12 %
0,05	14 μs	20,32 %	20,31 %	29,44 %	21,12 %
0,02	14 μs	16,15 %	16,14 %	22,00 %	19,40 %

Após a avaliação das taxas de distorção harmônica, o conjunto de valores que representou menor influência dos *snubbers* na rede, se aproximando mais do caso sem uso dos blocos *Core Coupling*, visto na Tabela 3, foi: $k = 0,02$ e $\tau = 14 \mu s$. Para esses valores, quando o UPQC dual é acionado no circuito sua atuação ocorre de forma esperada e satisfatória, ou seja, o equipamento é capaz de fazer a correção de harmônicas. Os valores de THD resultantes da compensação foram: $THD_V(carga) = 8,67\%$ e $THD_I(fonte) = 5,70\%$. Os valores de THD para a tensão da fonte e a corrente da carga foram: $THD_V(fonte) = 6,85\%$ e $THD_I(carga) = 23,89\%$. É interessante perceber que, com a atuação do UPQC, os *snubbers* passam a ter uma influência menor na rede. Isso pode ser verificado através do THD da tensão da fonte, que foi significativamente reduzido, apesar de o controle do UPQC dual utilizado não atuar diretamente nessa grandeza do sistema.

Por fim, a Figura 8 apresenta um resultado de simulação que confirma que o sistema está funcionando conforme o esperado, ou seja, o UPQC dual é capaz de atuar na compensação dos distúrbios de corrente causados por uma carga não-linear e uma carga bifásica além de um afundamento de tensão ocorrido no lado da fonte de alimentação da rede. Nessa situação, a tensão da fonte é afundada para $0,7pu$, mas no lado da carga a tensão é mantida pelo UPQC dual dentro dos padrões do módulo 8 dos Procedimentos de Distribuição de Energia (PRODIST) (ANEEL, 2022), isto é, entre $0,87pu$ e $1,06pu$. Com relação às cargas, a entrada de uma carga bifásica nas fases A e C além da trifásica não-linear, gera um desequilíbrio junto com harmônicas. Contudo, as correntes no lado da fonte de tensão são corrigidas pelo condicionador.

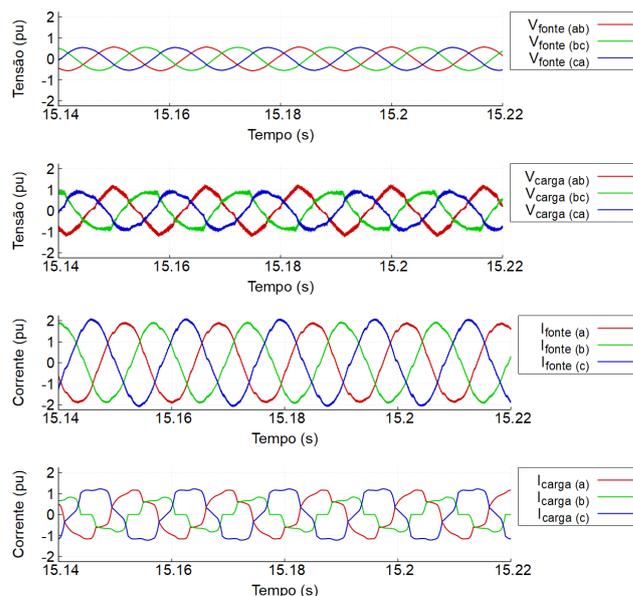


Figura 8. Formas de onda na rede com cargas não-linear e bifásica e um evento de afundamento momentâneo de tensão na fonte.

6. CONCLUSÃO

O trabalho apresentou um passo-a-passo que deve ser seguido quando se deseja modelar um circuito com múltiplos conversores no software Typhoon HIL a fim de preparar a rede para simulações em *hardware-in-the-loop*.

As características de particionamento utilizando o bloco *Core Coupling* foram descritas. Ao fazer a divisão em sub-circuitos, conflitos topológicos podem ocorrer e a solução é adicionar *snubbers*. Foi visto que, como a teoria sugere, a inserção de *snubbers* no circuito pode ter uma influência indesejada. Uma parametrização mais ajustada pode resultar em uma menor influência. Entretanto, quando o UPQC é conectado à rede, as modificações nos *snubbers* realizadas se mostraram de pouco efeito com relação aos valores de THD. Através do resultado apresentado para um caso em que a rede possui cargas de diferentes tipos e sob um afundamento de tensão foi possível verificar que a atuação do Condicionador Unificado de Qualidade de Energia não foi prejudicada. Além disso, com a atuação do dispositivo, reparou-se que a influência dos *snubbers* foi menor, pois a taxa de distorção harmônica na fonte de tensão foi reduzida.

O software possui mais opções de blocos que fazem o particionamento de circuitos, bem como a opção de *snubbers* dinâmicos. Contudo, o objetivo desse artigo era de dar um exemplo de modelagem de um circuito com múltiplos conversores no Typhoon HIL, apresentando as peculiaridades do software e como proceder em determinadas situações para fazer o circuito ser compilado sem problemas.

Vale observar que a combinação de locais escolhidos para inserir os blocos *Core Coupling* não é a única opção e nem necessariamente a melhor, mas sim uma que permite a compilação. Fugia do escopo desse trabalho fazer uma análise para o desempenho ótimo do software, uma vez que o artigo objetiva guiar o usuário do Typhoon HIL, através da metodologia exemplificada, a realizar um estudo

de um sistema elétrico e não uma avaliação de performance computacional.

AGRADECIMENTOS

Os autores gostariam de agradecer à CAPES e ao laboratório NITEE (Núcleo de Inovação e Tecnologia em Engenharia Elétrica) da Universidade Federal Fluminense (UFF) pelo apoio financeiro e de infraestrutura concedidos. Também agradecem à empresa Typhoon HIL Inc. pelo suporte às dúvidas.

REFERÊNCIAS

- Akagi, H., Watanabe, E.H., and Aredes, M. (2017). *Instantaneous Power Theory and Applications to Power Conditioning*. John Wiley & Sons, Inc., Hoboken, NJ, USA. doi:10.1002/9781119307181. URL <http://doi.wiley.com/10.1002/9781119307181>.
- Aleksandrov, B., Acad, C., Rumenin, B., Magele, C., Stoyanov, Sotirova, B., Ritchie, Toepfer, Brauer, H., Hristov, M., Repetto, Antchev, B., Mihailov, B., Romansky, B., Vasilev, B., Tanaka, J., Valchev, V., Shelyagin, V., Acad, U., and Andonova, A. (2019). Review of hardware-in-the-loop -a hundred years progress in the pseudo-real testing. 54, 70–84.
- ANEEL (2022). RESOLUÇÃO NORMATIVA ANEEL Nº 956 (PRODIST). URL https://www2.aneel.gov.br/cedoc/aren2021956_2_7.pdf.
- Aredes, M., Heumann, K., and Watanabe, E. (1998). An universal active power line conditioner. *IEEE Transactions on Power Delivery*, 13(2), 545–551. doi:10.1109/61.660927. Conference Name: IEEE Transactions on Power Delivery.
- Aredes, M. and Fernandes, R.M. (2009a). A dual topology of Unified Power Quality Conditioner: The iUPQC. In *2009 13th European Conference on Power Electronics and Applications*, 1–10.
- Aredes, M. and Fernandes, R.M. (2009b). A unified power quality conditioner with voltage SAG/SWELL compensation capability. In *2009 Brazilian Power Electronics Conference*, 218–224. doi:10.1109/COBEP.2009.5347700. ISSN: 2165-0454.
- da Silva, S.A.O. and Negrão, F.A. (2018). Single-Phase to Three-Phase Unified Power Quality Conditioner Applied in Single-Wire Earth Return Electric Power Distribution Grids. *IEEE Transactions on Power Electronics*, 33(5), 3950–3960. doi:10.1109/TPEL.2017.2723573. Conference Name: IEEE Transactions on Power Electronics.
- Fernandes, R.M. (2008). *Condicionador Universal de Energia (UPQC) com Estratégia de Controle Invertida*. Tese de Doutorado, Universidade Federal do Rio de Janeiro, Rio de Janeiro.
- França, B.W. and Aredes, M. (2011). Comparisons between the UPQC and its dual topology (iUPQC) in dynamic response and steady-state. In *IECON 2011 - 37th Annual Conference of the IEEE Industrial Electronics Society*, 1232–1237. doi:10.1109/IECON.2011.6119485. ISSN: 1553-572X.
- França, B.W., da Silva, L.F., and Aredes, M. (2011a). Comparison between alpha-beta and DQ-PI controller applied to IUPQC operation. In *XI Brazilian Power Electronics Conference*, 306–311. doi:10.1109/COBEP.2011.6085231. ISSN: 2175-8603.
- França, B.W., da Silva, L.F., Aredes, M.A., and Aredes, M. (2015). An Improved iUPQC Controller to Provide Additional Grid-Voltage Regulation as a STATCOM. *IEEE Transactions on Industrial Electronics*, 62(3), 1345–1352. doi:10.1109/TIE.2014.2345328. Conference Name: IEEE Transactions on Industrial Electronics.
- França, B.W., Rolim, L.G.B., and Aredes, M. (2011b). Frequency switching analysis of an iUPQC with hardware-in-the-loop development tool. In *Proceedings of the 2011 14th European Conference on Power Electronics and Applications*, 1–6.
- Fujita, H. and Akagi, H. (1998). The unified power quality conditioner: the integration of series- and shunt-active filters. *IEEE Transactions on Power Electronics*, 13(2), 315–322. doi:10.1109/63.662847. Conference Name: IEEE Transactions on Power Electronics.
- Inc., T.H. (2022a). Home Page. URL <https://www.typhoon-hil.com/>.
- Inc., T.H. (2022b). Typhoon HIL Software Manual. URL https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/topics/software_manual_introduction.html.
- Li, F., Wang, Y., Wu, F., Huang, Y., Liu, Y., Zhang, X., and Ma, M. (2020). Review of Real-time Simulation of Power Electronics. *Journal of Modern Power Systems and Clean Energy*, 8(4), 796–808. doi:10.35833/MPCE.2018.000560. Conference Name: Journal of Modern Power Systems and Clean Energy.
- Majstorovic, D., Celanovic, I., Teslic, N.D., Celanovic, N., and Katic, V.A. (2011). Ultralow-Latency Hardware-in-the-Loop Platform for Rapid Validation of Power Electronics Designs. *IEEE Transactions on Industrial Electronics*, 58(10), 4708–4716. doi:10.1109/TIE.2011.2112318. Conference Name: IEEE Transactions on Industrial Electronics.
- Millnitz dos Santos, R.J., da Cunha, J.C., and Mezaroba, M. (2014). A Simplified Control Technique for a Dual Unified Power Quality Conditioner. *IEEE Transactions on Industrial Electronics*, 61(11), 5851–5860. doi:10.1109/TIE.2014.2314055. Conference Name: IEEE Transactions on Industrial Electronics.
- Patel, A., Mathur, H.D., and Bhanot, S. (2018). Improving Performance of UPQC-DG for Compensation of Unbalanced Loads. In *2018 8th IEEE India International Conference on Power Electronics (IICPE)*, 1–6. doi:10.1109/IICPE.2018.8709590. ISSN: 2160-3170.
- Poon, J., Haessig, P., Hwang, J.G., and Celanovic, I. (2010). High-speed hardware-in-the loop platform for rapid prototyping of power electronics systems. In *2010 IEEE Conference on Innovative Technologies for an Efficient and Reliable Electricity Supply*, 420–424. doi:10.1109/CITRES.2010.5619770.
- Ye, J., Gooi, H.B., and Wu, F. (2018). Optimal Design and Control Implementation of UPQC Based on Variable Phase Angle Control Method. *IEEE Transactions on Industrial Informatics*, 14(7), 3109–3123. doi:10.1109/TII.2018.2834628. Conference Name: IEEE Transactions on Industrial Informatics.